# **EUROPEAN PATENT OFFICE**

## **Patent Abstracts of Japan**

**PUBLICATION NUMBER** 

60020398

**PUBLICATION DATE** 

01-02-85

APPLICATION DATE

14-07-83

APPLICATION NUMBER

58128422

APPLICANT: NEC CORP;

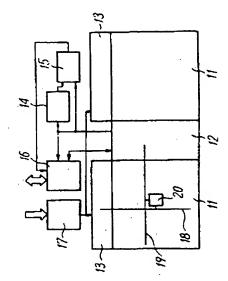
INVENTOR: TERADA KAZUO;

INT.CL.

G11C 29/00 G11C 7/00

TITLE

**MEMORY DEVICE** 



ABSTRACT :

PURPOSE: To prevent the occurrence of a software error due to a radioactive particle by reading a nondestructive readout type memory cell, holding information temporarily and comparing with reread information, and reading the cell again and outputting information when the information is different.

CONSTITUTION: The information bit in a memory cell 20 in a nondestructive readout type memory cell array 11 is read out through a sense amplifier and stored in a temporary storing means 14, and the bit is compared with a reread information bit by a comparing meands 15. A writing and reading control means 16 is controlled through the means 15; when the comparison result shows coincidence, the reread bit information is outputted and when not, the cell 20 is read again through the sense amplifier to output read bit information. The period of three-time sense amplifier operation is longer than the period wherein the influence of radioactive particles remain, so a software error due to the radioactive particle is prevented from occurring.

COPYRIGHT: (C)1985,JPO&Japio

THIS PAGE BLANK (USPTO)

(9) 日本国特許庁 (JP)

①特許出願公開

⑩公開特許公報(A)

昭60-20398

⑤Int. Cl.<sup>4</sup>G 11 C 29/00 7/00 識別記号

庁内整理番号 7922—5B 6549—5B ❸公開 昭和60年(1985)2月1日

発明の数 1 審査請求 未請求

(全 4 頁)

**匈**メモリ装置

顧 昭58-128422

②特 ②出

顧 昭58(1983)7月14日

加発 明 者 寺田和夫

東京都港区芝五丁目33番1号日

本電気株式会社内

⑪出 願 人 日本電気株式会社

東京都港区芝5丁目33番1号

個代 理 人 弁理士 内原晋

na 20 40

1発明の名称

メモリ装置

#### 2. 特許請求の範囲

#### 3. 発明の詳細な説明

本発明は高泉役・高密度化してもアルフア粒子などの放射性粒子によつて引き起されるソフトエラーの発生の少ないメモリ装置に関するものである。

アルフア粒子などの放射性粒子によつて引き起されるソフトエラーは半導体メモリ装置が高級統・高密度化されるに従い底大な問題になる。放射性粒子が半導体内に入射すると、半導体内部の配数の電板が生成され、これらが半導体内部の配数に確立るのでは、そのでは、とのよりなでは、とのおいでは、とのがでは、とのがでは、とのがでは、とのができるとは少ない。しかし半導体人の形でが扱うであると、半導体内部であり、他が最が成りであると、半導体内部であり、他が最が成りである。

従来の半導体メモリ鼓配では、半導体内部の征 抵抗盗を改良し、放射性粒子によつて生成される 電荷のこの電板への流入を少なくすること、この 電極の扱り電荷盤を流入電荷型以上に保つことと によつてソフトエラーを防いていた。しかし半導 体内部電極へ流入する電荷量を被らすことには限 界があるため、このような方法では、半導体内部

## 特開昭60-20398 (2)

電極の扱う 低荷量を一定以上に保つ必要があり、 路密度化に限界が生じていた。 さらにこのような 方法では消費能力や動作時間を被らすことも難し く、そのため高系徴化、高速化には限界があつた。

以上は半球体メモリ装置内のセンスアンプ部にももちろんもではまる。通常の半導体メモリ装置では高速、且つ低消費電力化するためセンスアンプ部にがイナミンク登励増配器が用いられる。ととろがダイナミンク登励増稲器でソフトエラーを生じにくくするためには、ダイナミンクの動物を登り入れるととが必要であるが、との場合、センスアンプ級でするなどいろないのである。別距が生じていた。さらにこれらの問題は、メモリ装置の高密度化、高集気化が行なわれてメモリ

本発明の目的はアルフア憩などの放射性粒子によつて引き起されるソフトエラー、特にセンスアンプ部で生じるソフトエラーの発生が極めて少なく、そのためにこの部分のソフトエラーを訪ぐ対

のメモリセルと、酸メモリセル内に貯蔵された信報を脱み出す手段と、酸脱み出し手段により脱み出された情報を一時的に保管する手段と、 酸保管手段により保管された情報と前記配み出し手段により読み出された情報とを比較する手段と、 前配比較される二情報が同じときにはその情報を、 比較される二情報が異なるときには前配メモリセル内に貯蔵された情報をもう一度前配読み出し手段

に耽み出しそれを出力すべき情報とする手段とを

備えたことを特徴とするものである。

策によつて高泉積化・高佐度化が翻開されるとと

本発明によるメモリ装置は、非破壊説み出し恐

の少ないメモリ装置を提供することである。

次に、図を参照しながら、本発明のメモリ装作の動作原理もよび効果を説明する。第1 図は本発明のメモリ装備の構成の一例を示したプロック図である。図中、11は非破線説み出し型のメモリセルアレイ、12は、眩メモリセル内に貯蔵された情報を載み出すためのセンスアンプとメモリセル内に情報を書き込むためのピット線ドライベとアド

突施例において、認み出し動作は次のように行なう。

(1) アドレス情報に従い 1 本のワード線 18を活性化し、このワード線 18 につながつたメモリセル 20内の情報を名ピット線 19につながつたセン

スアンプにより試み出す。(第1回では、複数 飼あるワード線メモリセル、ピット線のうち1 つを例示している)

- (2) センスアンプまで飲み出した情報をアドレス情報に従い1ビットだけ超び、一時的情報保管手段14へ送る。
- (3) (1)の助作をくり返しもう一般メモリセル20 内の情報をセンスアンプに読み出す。
- (4) センスアンプまで読み出した情報をアドレス情報に従い1ビットだけ選び比較手及15と作き込み読み出し制御手段16とへ送り、同時に一時的保管手段14に貯蔵されている情報を比較手段15へ送る。
- (5) 比較手段15の比較の結果、両情報が同じ時、 費き込み読み出し制御手段は(4) 化かいてむき込 み説み出し制御手段16へ送られた情報を出力し、 両情報が異なる時には費き込み院み出し制御手 段で、(1) の動作をくり返し、みたびメモリセル 内の情報をセンスアンプに院み出し、さらにそ の情報をアトレス情報に従い1 ピットだけ思ら

び春を込み説み出し制御手段へ送り、その情報 を出力する。

上記のようなメモリ装置のセンスアンプの動作時間は通常10~10<sup>で</sup> 秒程度である。これに対し、
在粒子野の放射性粒子によつて発生した電荷の影響が大きい期間は10<sup>-9</sup> 秒以下の短い時間である。さらに 在粒子等放射性粒子が半導体メモリをでした入射する確率はよい パンケージ材料 (例えば、 がりコン樹脂、 ぷりイミド樹脂など)を使えば1 ぬあたり 1,000 時間に1 つと小さい。

以上のことから、本発明のメモリ装置のセンスアンプが3回動作したとき、そのうち2回の動作にかいて a 粒子等によるソフトエラーが生じる確 本は 協めて小さく、ほとんど無視できる。 そのため、本発明のメモリ装置では、センスアンプ部で生じるソフトエラーによつて額まつた情報が出力されることがほとんどない。 さらに 1 つのビットに 2 つのメモリセルを使うなどして、メモリセル

以上述べたように本発明のメモリ装置によれば、 α 総特放射性粒子によるセンスアンプ部でのソフ トエラーをほとんど増やさずに、メモリ装置の小 型化、低梢央電力化を図り、従来のメモリ装置で は限界にきていた高集歌化をさらに進めることが できる。

本発明のメモリ抜性を説明するために、第1図の実施例を用いて説明したが、本発明はこれに限ることはない。例えば、一時的保管手段14と比較手段15とを各センスアンブに1つずつ用意することもできる。そのような本発明のメモリ装置の他の実施例を第2図に示す。

部 2 図は、センスアンブ、ピット級ドライパ、 そしてアドレスデコーダのブロックの中の 1 本の ピット級に対応する部分の務成を示している。第 2 図中、 14:15:19'はそれぞれ第 1 図の 14.15,19 に 対応する、一時的保管手段、比較手段、ピット級 を示す。21 はセンスアンブとピット級ドライバ、 22 はアドレスデコーダ、23 は第 1 図 16 に対応する 哲き込み配み出し副御手段へつながる配額を示す。

部で生じるソフトエラーも毎正するようにすれば、 メモリ装役内で生じるソフトエラーをほとんど除 くことができる。

本発明のメモリ薮燈では、1回の腕み出し動作 に対して最大3回くり返してセンスアンプを動作 させる必要がある。そのため配み出しに必要な時 間(アクセス時間)は、1回の競み出し動作に1 回しかセンスアンプを動作させない従来のメモリ 装盤よりも多く必要である。 しかし、本発明のメ モリ装置では、その構成要素の最大寸法を縮少す ることによつて高密度化してもα粒子等の放射性 粒子によるセンスアンプのソフトエラーはほとん ど生せず、そのため、構成要素の小型化によるセ ンスアンプの高速化を図ることができ、ダイナミ ック製芝動アンプをセンスアンプに使いセンスア ンプの高速化を図ることによつて、上配の航み川 しに要する時間(アクセス時間)のロスを災預上 解消することができる。さらにセンスアンプ部の 容丘は小型化によつて放らすことができるため、 前費促力も彼らすことができる。

第2図の実施例では、一時的保管手段1がと比較 手段1がへ送られる情報はアドレスデコーダを経る 必要がないため、その分だけさらに認み出し動作 を高速化できる。また、リフレッシュが必要な イナミックメモリセルを使つた場合には、センフ アンプとピット線ドライベ21にリフレッシュ時に 能を追加することにより、リフレッシュ時にセンス ス・ファンで生じるソフトエラーを防ぐことができる。

## 4. 図面の簡単な説明

第1 図は本発明のメモリ装匠の構成の一例を示したプロック図、第2 図は本発明のメモリ装匠の他の実施例のセンスアンブ、ピット練ドライバそしてアドレスデコーダのプロックの中の 1 本のピット 糠に対応する部分の構成を示すプロック図で

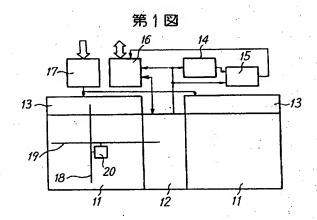
11…非破級競み出し型メモリセルアレイ、 12…センスアンプ、ピット酸ドライバそしてアドレスデコータのプロック、 13…ワード数ドライバとアドレスデコータのプロック、 14.14′…一時的保管手

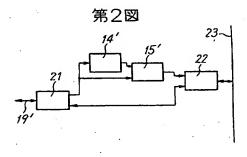
段、15,15′… 比較手段、16… 告色込み認み出し制 御手段、17… アドレスパツファ

停許出壓人 日本電気株式会社

代理人 护理士 内 原







-562-

(9) 日本国特許庁 (JP)

①特許出願公開

⑩公開特許公報(A)

昭60-20398

⑤Int. Cl.4G 11 C 29/00 7/00

識別記号

庁内整理番号 7922—5B 6549—5B ❸公開 昭和60年(1985)2月1日

発明の数 1 審査請求 未請求

(全 4 頁)

**匈**メモリ装置

願 昭58-128422

②特 ②出

願 昭58(1983)7月14日

⑦発 明 者 寺田和夫

東京都港区芝五丁目33番1号日

本電気株式会社内

切出 願 人 日本電気株式会社

東京都港区芝5丁目33番1号

個代 理 人 弁理士 内原晋

1.発明の名称

メモリ整置

#### 2.特許請求の範囲

(1)非被機能み出し型のメモリセルと、放メモリセル内に貯蔵された情報を呪み出す手段と、放けのみ出し手段により飲み出された情報を一時報を記れた情報をした。放客等手段に保管された情報をした情報をしている手段と、前配比較される2情報が異なるりではその情報を、比較される2情報が異なるりでには前配メモリセル内に貯み出し、それを出力するメモリ接近。

#### 3. 発明の詳細な説明

本発明は高泉役・高密度化してもアルフア粒子などの放射性粒子によつて引き起されるソフトエラーの発生の少ないメモリ装置に関するものである。

アルフア粒子などの放射性粒子によつて引き起されるソフトエラーは半導体メモリ酸酸が高級税が高級税があると、半導体内に入射すると、半導体内の部が生成である。 大となり 電荷量が大きい時には、 とのが部のののののののでは、 でのののののでは、 でのでは、 でのできる。 との できる。

従来の半導体メモリ数配では、半導体内部の電 協構造を改良し、放射性粒子によつて生成される 電荷のこの電板への流入を少なくすること、この 電極の扱り電荷盤を流入電荷量以上に保つこと によつてソフトエラーを防いていた。しかし半導 体内部電板へ流入する電荷量を被らすことには限 外があるため、このような方法では、半導体内部

## 特開昭60- 20398 (2)

電極の扱う低荷量を一定以上に保つ必要があり、 高密度化に限界が生じていた。さらにこのような 方法では消費電力や動作時間を被らすことも難し く、そのため高集後化、高速化には限界があつた。

以上は半導体メモリ装置内のセンスアンプ部にももろんもてはまる。通常の半導体メモリ装置では高速、且つ低消費電力化するためセンスアンプ部にメイナミンク整動増配器でソフトエラーをといくくするためには、ダイナミンクのであるが、といるなどは大させるととが必要であるが、との場合、センスアンが低下するなどのであるないでは大する。 関極が生じていた。さらにてれらの問題は、メモリ装置の高密度化、高集額に作つて増大する。

本発明の目的はアルフア憩などの放射性粒子によって引き起されるソフトエラー、特にセンスアンプ部で生じるソフトエラーの発生が揺めて少なく、そのためにこの部分のソフトエラーを防ぐ対

策によつて高築穣化・高密度化が制限されること の少ないメモリ鉄置を提供することである。

本発明によるメモリ装假は、非破疾院み出し型のメモリセルと、酸メモリセル内に貯蔵された情報を飲み出し手段により飲み出し手段により保管された情報と前配配み出し手段により保管された情報と前配配み出した、前配比較される二情報が同じときにはその情報とありたのに貯蔵された情報をもう一度前配配み出し手段に助み出してれる出力すべき情報とするものである。

次に、図を参照しながら、本路明のメモリ鉄行の動作原理および効果を説明する。第 1 図は本発明のメモリ装役の構成の一例を示したブロック図である。図中、11は非破線説み出し謎のメモリセルアレイ、12は、酸メモリセル内に貯蔵された情報を翻み出すためのセンスアンプとメモリセル内に情報を書き込むためのピント線ドライベとアド

レスデコーダとよりなるプロンク、13はワード終
ドライベとアドレスデコーダとよりなるプロンク、
14は上配センスアによって、例えばカーでででなか出された情報を受けないを受けないのでは、例のでは、からないでは、15はは保管がある。 15はは保管がある。 15はは保管がある。 15はないでは、17にはないが、17には

実施例において、読み出し動作は次のように行なう。

(1) アドレス情報に従い 1 本のワード線 18を活性化し、このワード線 18につながつたメモリセル 20内の信報を各ピット線 19につながつたセン

スアンプにより武み出す。(旅1図では、 約数 個あるワード線メモリセル、ピット校のうち1 つを例示している)

- (2) センスアンプまで飲み出した情報をアドレス情報に従い1ビットだけ選び、一時的情報保管手段14へ送る。
- (3) (1)の砂作をくり返しもう一枚メモリセル20内の情報をセンスアンプに競み出す。
- (4) センスアンプまで読み出した情報をアドレス情報に従い1ビットだけ遊び比較手及15と作き込み読み出し側御手及16とへ送り、同時に一時的保管手段14に貯蔵されている情報を比較手及15へ送る。
- (5) 比較手段15の比較の結果、両情報が阿じ時、 好き込み読み出し調御手段は(4)にかいて 野き込 み説み出し調御手段16へ送られた情報を出力し、 両情報が異なる時には 母き込み脱み出し 割御手 設で、(1)の動作をくり返し、みたびメモリセル 内の情報をセンスアンプに読み出し、さらにそ の情報をアドレス情報に従い 1 ピットだけ 25

び春色込み放み出し副御手段へ送り、その情報 を出力する。

上記のようなメモリ装置のセンスアンプの動作時間は通常10~10<sup>で</sup> 秒程度である。これに対し、

な社子的の放射性粒子によって発生した電荷の影響が大きい期間は10<sup>-9</sup> 秒以下の短い時間である。さらに α粒子等放射性粒子が半導体メモリ装置内に入射する確率はよいパンケージ材料(例えば、純度の高いアルミニウム材)やしゃへい材(例えば、シリコン樹脂、ポリイミド樹脂など)を使えば1 ぬあたり 1,000 時間に 1 つと小さい。

以上のことから、本発明のメモリ裝置のセンスアンプが3回動作したとき、そのうち2回の動作において在粒子等によるソフトエラーが生じる確率は極めて小さく、ほとんど無視できる。そのため、本発明のメモリ装置では、センスアンプロで生じるソフトエラーによつて誤まつた情報が出力されることがほとんどない。さらに1つのピットに2つのメモリセルを使りなどして、メモリセル

本発明のメモリ鉄行を説明するために、第1図の実施例を用いて説明したが、本発明はこれに限ることはない。例えば、一時的保管手段14と比較手段15とを各センスアンブに1つずつ用窓することもできる。そのような本発明のメモリ装置の他の実施例を第2図に示す。

第2 図は、センスアンプ、ピット級ドライバ、 そしてアドレスデコーダのプロックの中の 1 本の ピット線に対応する部分の構成を示している。第 2 図中、14′.15′.19′はそれぞれ第1 図の 14.15,19 に 対応する、一時的保管手段、比較手段、ピット級 を示す。21 はセンスアンプとピット級ドライバ、 22 はアドレスデコーダ、23 は第1 図16 に対応する むき込み配み出し調御手段へつながる配数を示す。 部で生じるソフトエラーも修正するようにすれば、 メモリ装役内で生じるソフトエラーをほとんど除 くことができる。

本発明のメモリ装置では、1回の銃み出し動作 に対して最大3回くり返してセンスアンプを動作 させる必要がある。そのため読み出して必要な時 間(アクセス時間)は、1回の銃み出し動作に1 回しかセンスアンブを励作させない従来のメモリ 装置よりも多く必要である。 しかし、本名明のメ モリ裝置では、その構成要素の最大寸法を縮少す ることによつて高密度化してもα粒子等の放射性 粒子によるセンスアンプのソフトエラーはほとん ど生ぜす、そのため、構成要素の小型化によるセ ンスアンプの高速化を図ることができ、ダイナミ ック型差勘アンプをセンスアンプに使いセンスア ンプの高速化を図ることによつて、上配の航み川 しに要する時間(アクセス時間)のロスを災預上 解消することができる。さらにセンスアンプ部の 容益は小型化によつて放らすことができるため、 前費電力も被らすことができる。

群2図の実施例では、一時的保管手段1がと比較 手段15へ送られる情報はアドレスデコーダを経る 必要がないため、その分だけさらに認み出し助作 を高速化できる。また、リフレッシュが必要な イナミックメモリセルを使つた場合には、セング アンプとピット線ドライバ21にリフレッシュ時にセン になった。リフレッシュ時にセンスで で追加することにより、リフレッシュ時にセンスで スアンプで生じるソフトエラーを防ぐことができる。

## 4.図面の簡単な説明

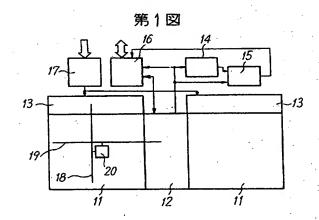
第1 図は本発明のメモリ藝匠の構成の一例を示したプロック図、第2 図は本発明のメモリ藝匠の他の実施例のセンスアンブ、ピット較ドライバモしてアドレスデコーダのプロックの中の 1 本のピット 赦に対応する部分の構成を示すプロック図である。

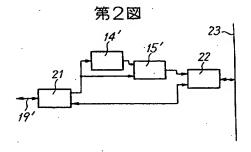
11…非 破 放 競 み 出 し 型 メモリ セル ア レ イ 、 12… セ ンスアンプ、ピット 顔 ドライバ そし て ア ドレスデ コーダのブロック、 13… ワード 額 ドライバ と ア ド レスデコーダのブロック、 14.14′… 一時 的 保 管 手 段、 15.15'… 比較手段、 16 … 告き込み飲み出し訓 御手段、17 … アドレスパッファ

停胜出版人 日本電気株式会社

代理人 弁理士 内 原







-562-